



[Saubere Anzeige](#) | [Zurück zu den Ergebnissen](#)

Anzeige der Ergebnisse aus WPINDEX Datenbank

ANTWORT 1 © 2003 THOMSON DERWENT on STN

Title

Zinc oxide film formation for semiconductor photoelectric element e.g. photodiode - by carrying out heating and annealing processes after forming zinc oxide film on surface of LED.

Derwent Class

L03 U12 X15

Patent Assignee

(DAIZ) DAIDO TOKUSHUKO KK

Patent Information

JP 07307490 A 19951121 (199604)* 4p H01L033-00 <--

Application Details

JP 07307490 A JP 1994-130745 19940510

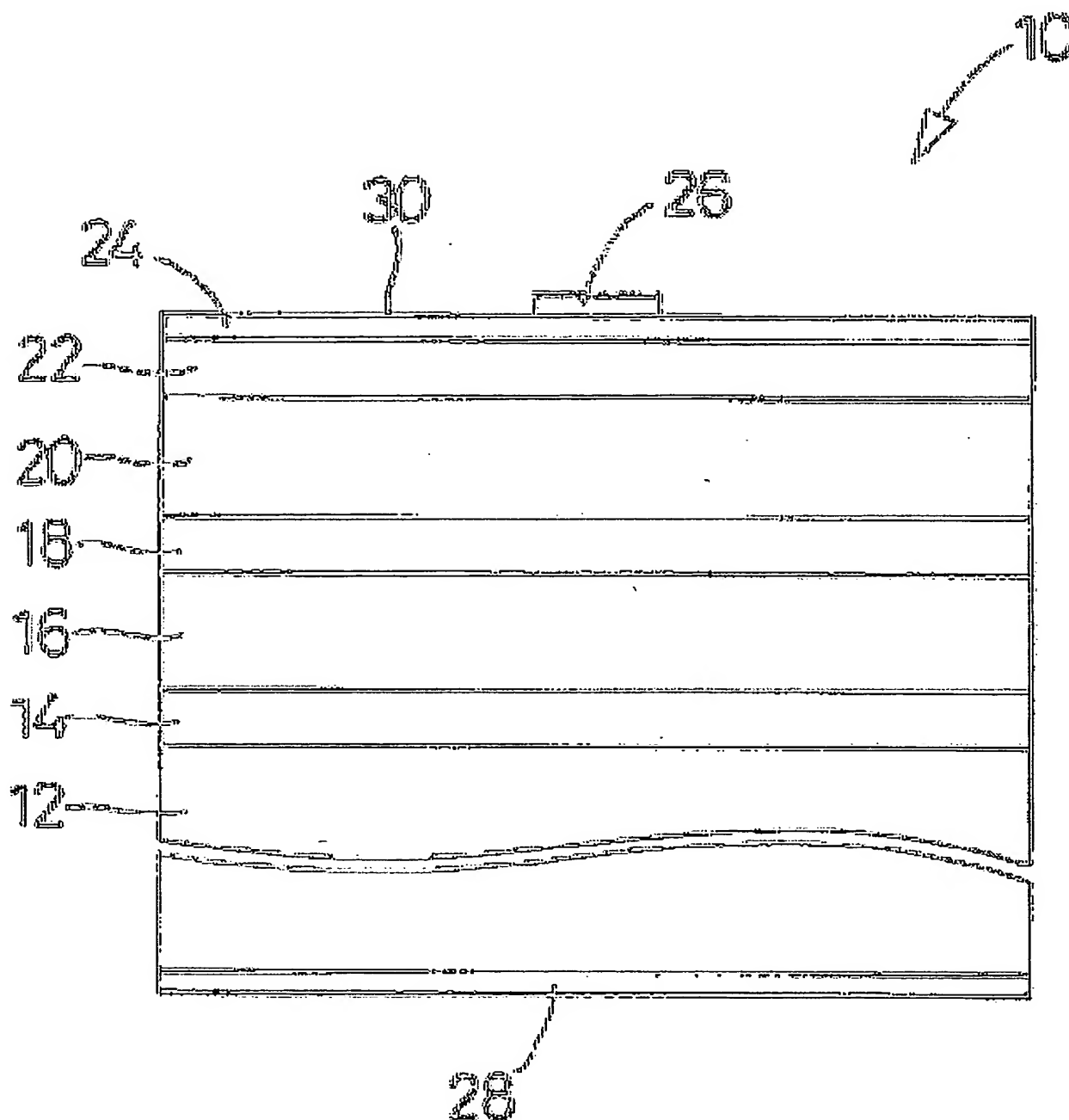
Pri rity Application Information

JP 1994-130745 19940510

International Patent Classification

ICM H01L033-00

Graphic

**Abstract**

JP 07307490 A UPAB: 19960129

Film formation involves usage of a surface emission type LED (10) which converts light energy into electrical energy. A ZnO film (24) which is of highly conducting type is formed on the top surface of the LED by a sputtering process. Heating and annealing processes are then carried out at about 800 deg.C for 5 mins..

USE/ADVANTAGE - Used e.g. for solar battery and phototransistor.

Reduces contact resistance sharply.

Dwg.1/5

Accession Number

1996-037482 [04] WPINDEX

Document Number, Non CPI

N1996-031778 DNC C1996-012629

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平7-307490

(43) 公開日 平成7年(1995)11月21日

(51) Int.Cl.⁶

H 0 1 L 33/00

識別記号

庁内整理番号

F I

技術表示箇所

E

審査請求 未請求 請求項の数 1 書面 (全 4 頁)

(21) 出願番号 特願平6-130745

(22) 出願日 平成6年(1994)5月10日

(71) 出願人 000003713

大同特殊鋼株式会社

愛知県名古屋市中区錦一丁目11番18号

(72) 発明者 加藤 俊宏

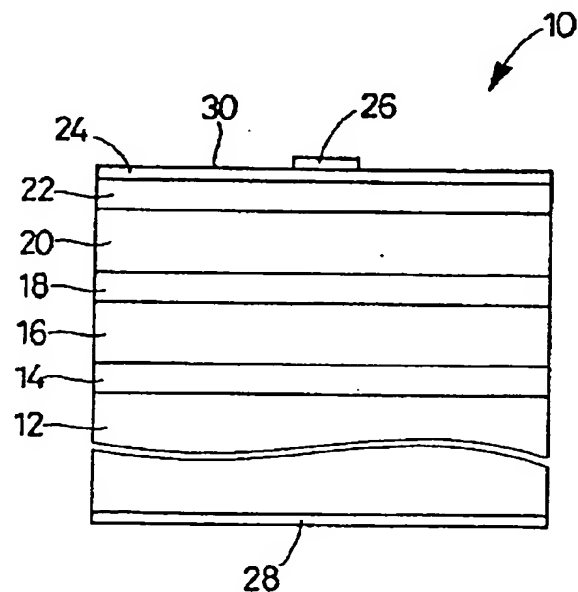
愛知県春日井市中央台八丁目7番地の4

(54) 【発明の名称】 半導体光電素子に対するZnO膜形成方法

(57) 【要約】

半導体光電素子の電極部に透明で導電率の高いZnO膜を設けた場合に問題となるコンタクト抵抗を低減する。

【構成】 面発光型発光ダイオードのキャップ層上にスパッタリングによってZnO膜を形成した後、800℃程度に5分保持してアニールする。



1

2

【特許請求の範囲】

【請求項1】 光と電気とを変換する半導体光電素子に対して、ZnOを主成分とする導電率の高い膜を形成する方法であって、前記半導体素子に前記ZnO膜を成膜した後、所定の温度まで加熱してアニールすることを特徴とするZnO膜形成方法。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明は光と電気とを変換する半導体光電素子にZnO膜を形成する技術に関するものである。

【0002】

【従来の技術】 面発光型の発光ダイオードやホトダイオード、ホトトランジスタ、太陽電池など、電気を光に変換したり光を電気に変換したりする半導体光電素子が広く用いられている。このような半導体光電素子は、半導体チップの片面あるいは両面に駆動電流を供給したり発生電流を取出したりするための電極が取り付けられているが、発光面や受光面側の電極は、発光や受光を阻害しないようにする必要があり、そのための一手段として、ZnOを主成分とした透明で導電率の高い膜を設けることが考えられている。

【0003】

【発明が解決しようとする課題】 しかしながら、上記ZnO膜をスパッタリング等によって半導体表面に形成した場合、両者間のコンタクト抵抗が高く、必ずしも実用的ではなかった。図5は、半導体光電素子に広く用いられているGaAs半導体にZnO膜を形成した場合の電流-電圧特性の一例で、50mAの電流を流すのに約3.6V程度の電圧を必要とし、1.6V程度の電圧で動作させたい発光ダイオードなどには適用できない。

【0004】 本発明は以上の事情を背景として為されたもので、その目的とするところは、半導体とZnO膜との間のコンタクト抵抗を低減することにある。

【0005】

【課題を解決するための手段】 かかる目的を達成するために、本発明は、光と電気とを変換する半導体光電素子に対して、ZnOを主成分とする透明で導電率の高い膜を形成する方法であって、前記半導体光電素子に前記ZnO膜を形成した後、所定の温度まで加熱してアニールすることを特徴とする。

【0006】

【実施例】 以下、本発明の一実施例を図面に基づいて詳細に説明する。

【0007】 図1は、半導体光電素子として面発光型発光ダイオード10の構造を説明する図で、p-GaAs基板12上には、MOCVD（有機金属化学気相成長）法等のエピタキシャル成長技術により、半導体多層膜反射鏡14、P-AlGaAsクラッド層16、p-GaAs活性層18、n-AlGaAsクラッド層20、お

よびn-GaAsキャップ層22が、それぞれ所定の膜厚で順次積層されている。キャップ層22の上には、透明で導電率の高いAlをドーブしたZnO膜24が設けられているとともに、そのAlをドーブしたZnO膜24上の一部と基板12の下面にはそれぞれ金属電極26、28が取り付けられている。AlをドーブしたZnO膜24はスパッタリングによってキャップ層22上に形成されているとともに、その成膜後に、酸素分圧が100ppm程度の窒素雰囲気下で800℃に5分間保持してアニールされている。なお、図1に置ける各部の厚さは必ずしも同じ割合で示したものではない。

【0008】 かかる面発光型発光ダイオード10は、p-AlGaAsクラッド層16、p-GaAs活性層18、およびn-AlGaAsクラッド層20によってダブルヘテロ構造が構成されており、電極26、28間に順電圧が印加されることにより、活性層18から光が発せられ、AlをドーブしたZnO膜24を透過して上面30から放出される。前記半導体多層膜反射鏡14は、基板12側へ進行した光を光波干渉によって反射するもので、これにより高い光出力が得られる。

【0009】 ここで、本実施例では、電極26の下に透明で導電率の高いAlをドーブしたZnO膜24が設けられているため、電極26が小さくともチップ内の電流分布がおおよそ均一となり、活性層18の全域で光が発せられるとともに、AlをドーブしたZnO膜24を通して光が良好に取出される。しかも、このAlをドーブしたZnO膜24は、成膜後にアニールが施されているため、キャップ層22との間のコンタクト抵抗が低く、例えば50mAの電流を流す場合の電圧降下は0.1V程度であり、1.6V程度の電圧で面発光型発光ダイオード10を良好に動作させることができる。

【0010】 上記アニールによるコンタクト抵抗低減の効果を明らかにするため、GaAs半導体にAlをドーブしたZnO膜を形成して電流-電圧特性を調べた。図2(a)は用意したGaAs半導体40で、厚さ350μm、大きさは40mm×40mmである。かかるGaAs半導体40に、スパッタリングによりAlをドーブしたZnO膜42を形成し、同図の(b)に示すテストピース44を作製した。成膜は、Al₂O₃を2重量%混入させたZnOホットプレスタージェットを用い、Ar圧力90mTorr、投入電力約80W、基板温度350℃、電極間距離65mm、成膜時間30分で行った。その後、同図(c)に示すように一対のGaAs半導体基板46、48で上記テストピース44を上下から挟んでアニールを施した。アニールは酸素分圧約100ppm程度の窒素雰囲気下で800℃に5分間保持した後、室温に冷却することにより行った。GaAs半導体46、48はGaAs半導体40からAsが蒸発するのを防ぐため、酸素分圧約100ppm程度の窒素雰囲気下で加熱したのは、GaAs半導体40の著しい酸化を防

ぐためである。そして、取出したテストピース44のGaAs半導体40側の下面全面に金属電極50を取り付けるとともに、AlをドーピングしたZnO膜42の上面の一部に金属電極52を取り付けた後、同図(e)に示すように $400\mu\text{m} \times 400\mu\text{m}$ に切断し、電流-電圧特性を調べた。金属電極52の大きさは $350\mu\text{m} \times 350\mu\text{m}$ である。

【0011】図3は、上記試験結果を示す図で、50mAの電流を流すのに必要な電圧は約0.1Vであった。同様にしてアニールの加熱温度を400℃、650℃、700℃および750℃の場合についてそれぞれ電流-電圧特性を調べ、50mAの電流を流すのに必要な電圧をプロットしたものが図4である。一方、図5は、前記テストピース44のアニールを施さずに電極50、52を取り付けて電流-電圧特性を調べた結果で、この場合には50mAの電流を流すのに約3.6Vの電圧が必要であり、これらの結果からAlをドーピングしたZnO膜42を形成した後にアニールを施せば、GaAs半導体40との間のコンタクト抵抗が大幅に低減されることが判る。

【0012】なお、上の例では面発光型発光ダイオード10について説明したが、ホトダイオードや太陽電池などのほかの半導体光電素子、GaAs以外の半導体を用いた半導体光電素子にも本発明は同様に適用され得る。

【0013】また、上記試験例では加熱時間が5分で加熱温度が400℃～800℃の場合について説明した

が、アニール条件は適宜変更され得る。ただし、図4から明らかなように加熱温度は650℃以上が望ましい。

【0014】さらに、上記試験例ではAlをドーピングしたZnO膜について説明したが、このほかB、Ga、InおよびYなどをドーピングした場合にも適用でき、また、その成膜方法についても適宜変更できる。

【0015】

【発明の効果】このように、ZnOを主成分とした膜を成膜した後にアニールを施せばコンタクト抵抗が大幅に低減され、半導体光電素子の電極部に透明なZnO膜を用いることが可能となる。

【図面の簡単な説明】

【図1】本発明方法に従ってZnO膜が設けられた面発光型発光ダイオードの一例を説明する図である。

【図2】本発明の効果を明らかにするため、GaAs半導体にZnO膜を形成してアニールを施し、電流-電圧特性を調べる際の試験方法を説明する図である。

【図3】アニールの加熱温度が800℃の場合の電流-電圧特性を示す図である。

20 【図4】50mAの電流を流すのに必要な電圧を、アニールの加熱温度との関係で示す図である。

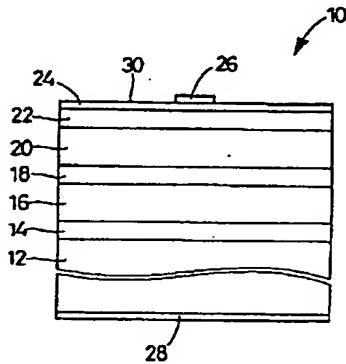
【図5】アニールを施さなかった場合の電流-電圧特性を示す図である。

【符号の説明】

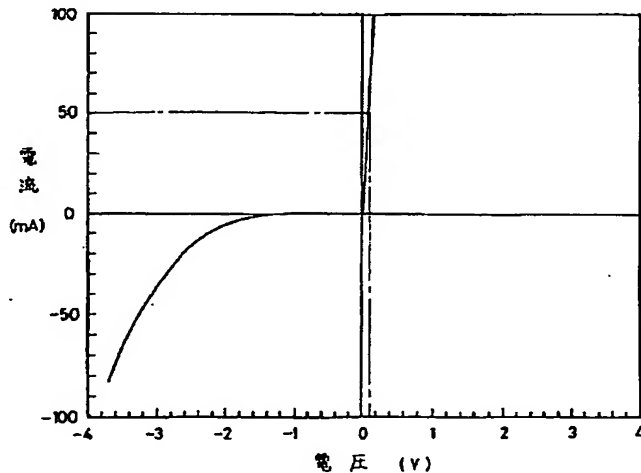
10：面発光型発光ダイオード（半導体光電素子）

24：ZnO膜

【図1】



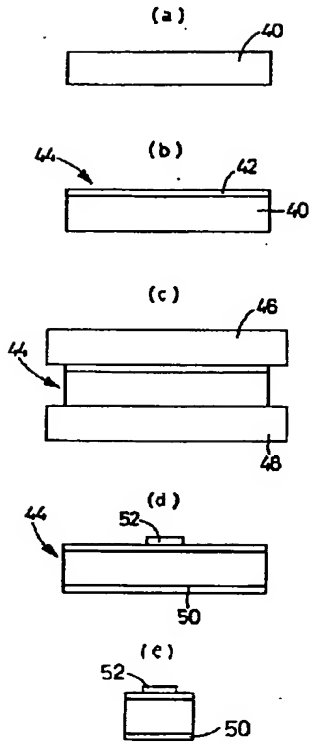
【図3】



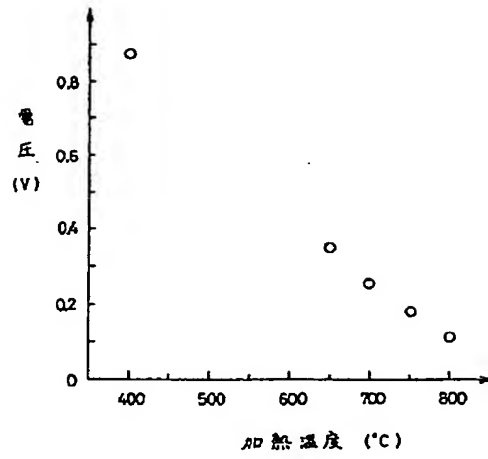
(4)

特開平7-307490

【図2】



【図4】



【図5】

